

Office of BERTRIDGE plc
ATTY DKT No. 116230

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日

Date of Application:

2002年 8月 9日

出願番号

Application Number:

特願2002-234164

[ST.10/C]:

[JP2002-234164]

出願人

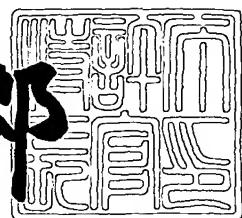
Applicant(s):

アイシン・エイ・ダブリュ株式会社

2003年 3月 7日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3013667

【書類名】 特許願
【整理番号】 N3628
【提出日】 平成14年 8月 9日
【あて先】 特許庁長官殿
【国際特許分類】 B60L 3/00
【発明者】
【住所又は居所】 愛知県安城市藤井町高根10番地 アイシン・エイ・ダ
ブリュ株式会社内
【氏名】 南谷 佳彦
【特許出願人】
【識別番号】 000100768
【氏名又は名称】 アイシン・エイ・ダブリュ株式会社
【代理人】
【識別番号】 100096426
【弁理士】
【氏名又は名称】 川合 誠
【選任した代理人】
【識別番号】 100089635
【弁理士】
【氏名又は名称】 清水 守
【選任した代理人】
【識別番号】 100116207
【弁理士】
【氏名又は名称】 青木 俊明
【手数料の表示】
【予納台帳番号】 012184
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9302114

【包括委任状番号】 9306393

【包括委任状番号】 0011193

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 駆動用電源装置

【特許請求の範囲】

【請求項1】 トランスの一次側において電源用スイッチング素子をスイッチングさせるスイッチング制御回路と、トランスの二次側において前記電源用スイッチング素子のスイッチングに伴って所定の出力電圧を発生させる出力電圧発生部とを有するとともに、該出力電圧発生部は過電圧を検出する過電圧検出回路を備え、前記スイッチング制御回路は過電圧が検出されたときに前記出力電圧が高くなるのを抑制する出力電圧抑制処理手段を備えることを特徴とする駆動用電源装置。

【請求項2】 前記出力電圧発生部は複数の出力電圧を発生させる複数の相電源回路を備え、前記過電圧検出回路は各相電源回路に配設される請求項1に記載の駆動用電源装置。

【請求項3】 前記スイッチング制御回路は電源用スイッチング素子を所定のデューティ信号に従ってスイッチングさせるデューティ制御部を備え、前記出力電圧抑制処理手段は、前記デューティ制御部に配設され、過電圧が検出されたときに前記デューティ信号のデューティが小さくなるように制御する請求項1又は2に記載の駆動用電源装置。

【請求項4】 前記過電圧が検出されたときに過電圧信号を発生させ、該過電圧信号をスイッチング制御回路に送る過電圧信号発生部を有する請求項1～3のいずれか1項に記載の駆動用電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、駆動用電源装置に関するものである。

【0002】

【従来の技術】

従来、電動車両、例えば、電気自動車は、駆動装置を備え、該駆動装置において、駆動モータを駆動することによって発生させられた回転を駆動輪に伝達し、

電気自動車を走行させるようにしている。また、例えば、ハイブリッド型車両の駆動装置においては、前記駆動モータのほかにエンジン及び発電機が配設され、前記エンジンを駆動することによって発電機による発電を行い、発電によって発生させられた電力をバッテリに蓄えることができるようになっている。

【0003】

例えば、前記駆動モータは、回転自在に配設され、磁極対を備えたロータ、及び該ロータより径方向外方に配設され、U相、V相及びW相のコイルを備えたステータを有する。そして、前記各コイルにU相、V相及びW相の電流を供給することによって、前記駆動モータを駆動し、駆動モータのトルク、すなわち、駆動モータトルクを発生させることができる。

【0004】

そのために、前記バッテリとインバータとが接続され、バッテリから直流の電流がインバータに供給され、駆動モータ制御装置によって発生させられたパルス幅変調信号に基づいて、前記インバータを構成する複数の電力素子としてのトランジスタが所定のパターンでスイッチングさせられ、前記各相の電流が発生させられる。そして、前記各トランジスタをスイッチングさせるのに必要な電圧を発生させるために、駆動用電源装置が配設され、該駆動用電源装置において、電源回路部と前記インバータとが接続され、前記電源回路部において発生させられたU相、V相及びW相の電圧がインバータに供給される。

【0005】

なお、前記インバータにおいては、前記トランジスタとしてFETを使用することができるほかに、トランジスタモジュールを構成する3個のIGBTを使用することができる。また、インバータ及びドライブ回路を一体に形成したIPM（インテリジェントパワーモジュール）を使用することができる。FETを使用した場合、各FETが、IGBTを使用した場合、各IGBTが電力素子を構成する。

【0006】

図2は駆動用電源装置を示す図である。

【0007】

図において、21は電源回路部、22は図示されない駆動モータを駆動するための図示されないインバータ及び図示されないドライブ回路を備えたIPM、23は前記駆動モータを制御する駆動モータ制御装置であり、前記電源回路部21にコネクタCn1、Cn2が、IPM22にコネクタCn3、Cn4が、駆動モータ制御装置23にコネクタCn5、Cn6がそれぞれ配設される。

【0008】

ところで、前記電源回路部21には、補機用の電源電圧である図示されないバッテリの電圧が、図示されないイグニッション(IG)スイッチがオンにされるのに伴って、駆動モータ制御装置23を介して、イグニッション電圧として供給される。そして、前記電源回路部21は、イグニッション電圧に基づいて+15[V]のベースの電圧を発生させる図示されないトランス、該トランスの一次側において、電流を断続し、所定の一次電流を発生させる電源用スイッチング素子としてのFET、デューティ信号を発生させ、該デューティ信号を前記FETに送り、FETをスイッチングさせる図示されないスイッチング制御回路、前記トランスの二次側において、前記FETのスイッチングに伴って、各相の+15[V]の電圧を発生させるU相電源回路、V相電源回路、W相電源回路、X相電源回路、Y相電源回路及びZ相電源回路の各相の相電源回路、二次側において各相の+15[V]の電圧が発生させられるのに伴って、該電圧をフィードバックするために一次側に配設されたフィードバック回路等が配設される。

【0009】

前記電源回路部21において、例えば、前記スイッチング制御回路、フィードバック回路等に異常が発生して、過剰な電圧、すなわち、過電圧が発生させられると、各相電源回路に配設された過電圧検出回路が、過電圧を検出し、検出信号を発生させてフェール検出回路に送る。該フェール検出回路に検出信号が送られると、インターフェース回路はREADY信号をローレベルにして駆動モータ制御装置23に送る。そして、該駆動モータ制御装置23は、READY信号がローレベルであると判断すると、前記イグニッション電圧を電源回路部21に供給する回路を遮断し、前記電源回路部21の動作を停止させる。

【0010】

【発明が解決しようとする課題】

しかしながら、前記従来の駆動用電源装置においては、過電圧検出回路が過電圧を検出してから電源回路部21の動作が停止させられるまでの間に、IPM22、特に、IPM22の図示されないトランジスタ、ドライブ回路等が破損してしまうことがある。

【0011】

本発明は、前記従来の駆動用電源装置の問題点を解決して、過電圧が発生したときに、電力素子が破損するのを防止することができる駆動用電源装置を提供することを目的とする。

【0012】

【課題を解決するための手段】

そのために、本発明の駆動用電源装置においては、トランスの一次側において電源用スイッチング素子をスイッチングさせるスイッチング制御回路と、トランスの二次側において前記電源用スイッチング素子のスイッチングに伴って所定の出力電圧を発生させる出力電圧発生部とを有する。

【0013】

そして、該出力電圧発生部は過電圧を検出する過電圧検出回路を備える。また、前記スイッチング制御回路は過電圧が検出されたときに前記出力電圧が高くなるのを抑制する出力電圧抑制処理手段を備える。

【0014】

本発明の他の駆動用電源装置においては、さらに、前記出力電圧発生部は複数の相の出力電圧を発生させる複数の相電源回路を備える。また、前記過電圧検出回路は各相電源回路に配設される。

【0015】

本発明の更に他の駆動用電源装置においては、さらに、前記スイッチング制御回路は電源用スイッチング素子を所定のデューティ信号に従ってスイッチングさせるデューティ制御部を備える。そして、前記出力電圧抑制処理手段は、前記デューティ制御部に配設され、過電圧が検出されたときに前記デューティ信号のデューティが小さくなるように制御する。

【0016】

本発明の更に他の駆動用電源装置においては、さらに、前記過電圧が検出されたときに過電圧信号を発生させ、該過電圧信号をスイッチング制御回路に送る過電圧信号発生部を有する。

【0017】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照しながら詳細に説明する。

【0018】

図3は本発明の第1の実施の形態における電動車両駆動制御装置の制御回路図である。

【0019】

図において、22はIPM、23は各種のプログラム、データ等に従ってコンピュータとして機能する駆動モータ制御装置、31は電動機械としてのDCブラシレス駆動モータ等の駆動モータであり、前記IPM22はインバータ40及びドライブ回路51を備える。前記駆動モータ31は、回転自在に配設された図示されないロータ、及び該ロータより径方向外方に配設されたステータを備える。

【0020】

前記ロータは、前記駆動モータ31の図示されないシャフトに取り付けられたロータコア、及び該ロータコアの円周方向における複数箇所に配設された永久磁石を備える。本実施の形態においては、前記ロータコアの円周方向における12箇所にN極及びS極を交互に外周面に向けて永久磁石が配設され、6個の磁極対が形成される。また、前記ステータは、図示されないステータコア、及び該ステータコアに巻装されたU相、V相及びW相のステータコイル11～13を備え、前記ステータコアの円周方向における複数箇所には、径方向内方に向けて突出させてティースが形成される。

【0021】

前記駆動モータ31を駆動して、電気自動車、ハイブリッド型車両等の電動車両を走行させるために、駆動用の直流電源としてのバッテリ14、該バッテリ14から直流の電流が供給され、該直流の電流を交流の電流に変換してU相、V相

及びW相の電流I_u、I_v、I_wを発生させる前記インバータ40、及び前記駆動モータ制御装置23からパルス幅変調信号を受けて駆動信号を発生させ、該駆動信号をインバータ40に送る前記ドライブ回路51が配設される。そして、インバータ40によって発生させられた電流I_u、I_v、I_wは各ステータコイル11～13に供給される。

【0022】

そのために、前記インバータ40は、6個の電力素子としてのトランジスタTr1～Tr6を備え、各トランジスタTr1～Tr6がスイッチングさせられ、選択的にオン・オフさせられることによって、前記電流I_u、I_v、I_wが発生させられる。なお、IPM22とバッテリ14との間に平滑用のコンデンサ17が配設され、該コンデンサ17には、静電容量に対応する電荷が蓄積される。

【0023】

また、前記駆動モータ31のシャフトに磁極位置検出部としてのレゾルバ43が取り付けられ、該レゾルバ43によってロータの磁極位置θが検出される。なお、本実施の形態においては、前記磁極位置検出部としてレゾルバ43が使用されるようになっているが、該レゾルバ43に代えて図示されないホール素子及び磁極位置検出回路を使用することもできる。その場合、前記ホール素子は、前記ロータの回動に伴って、所定の角度ごとに位置検出信号を発生させ、前記磁極位置検出回路は、前記位置検出信号を受けると、位置検出信号の信号レベルの組合せに基づいて磁極位置θを検出する。

【0024】

また、本実施の形態においては、インバータ40及びドライブ回路51を一体に形成したIPM22が使用されるようになっているが、インバータとドライブ回路とが独立に配設される場合、前記インバータにおいて前記各トランジスタTr1～Tr6としてFETを使用したり、トランジスタモジュールを構成する3個のIGBTを使用したりすることもできる。その場合、各IGBTは、トランジスタTr1、Tr2から成るトランジスタモジュール、トランジスタTr3、Tr4から成るトランジスタモジュール、及びトランジスタTr5、Tr6から成るトランジスタモジュールを構成する。

【0025】

そして、本実施の形態においては、IPM22が、インバータ40においてFETを使用した場合は各FETが、インバータ40においてIGBTを使用した場合は各IGBTが、電力素子を構成する。

【0026】

ところで、前記ステータコイル11～13はスター結線されているので、各相のうちの二つの相の電流の値が決まると、残りの一つの相の電流の値も決まる。したがって、電流Iu、Iv、Iwを制御するために、例えば、ステータコイル11、12のリード線にU相及びV相の電流Iu、Ivを検出する電流検出手段としての電流センサ33、34が配設され、該電流センサ33、34は、検出した電流Iu、Ivを駆動モータ制御装置23に送る。

【0027】

そして、該駆動モータ制御装置23はCPU24、RAM25、ROM26等から成り、CPU24の図示されない駆動モータ回転速度算出処理手段は、駆動モータ回転速度算出処理を行い、前記磁極位置θに基づいて駆動モータ31の回転速度、すなわち、駆動モータ回転速度NMを算出する。また、前記CPU24の図示されない車速検出処理手段は、車速検出処理を行い、前記駆動モータ回転速度NMに対応する車速Vを検出し、検出された車速Vを、電動車両の全体の制御を行う図示されない車両制御装置に送る。

【0028】

該車両制御装置の指令値発生部は、前記車速V、及び図示されないアクセルセンサによって検出されたアクセル開度 α に基づいて電動車両を走行させるのに必要な車両要求トルクを算出し、該車両要求トルクに対応させて駆動モータトルクTMの目標値を表す駆動モータ目標トルクTM*を発生させ、該駆動モータ目標トルクTM*を前記駆動モータ制御装置23に送る。

【0029】

前記CPU24の図示されない駆動モータ制御処理手段は、駆動モータ制御処理を行い、前記駆動モータ目標トルクTM*を読み込むと、前記ROM26に記録された図示されない電流指令値マップを参照し、ベクトル表示された電流指令

値 i_s の d 軸成分を表す d 軸電流指令値 i_{ds} 及び q 軸成分を表す q 軸電流指令値 i_{qs} を決定するとともに、前記電流 I_u 、 I_v を読み込み、前記 d 軸電流指令値 i_{ds} 及び q 軸電流指令値 i_{qs} 並びに電流 I_u 、 I_v に基づいて、U 相、V 相及び W 相の電圧指令値 V_{u^*} 、 V_{v^*} 、 V_{w^*} を算出し、該電圧指令値 V_{u^*} 、 V_{v^*} 、 V_{w^*} に基づいて所定のパルス幅を有する U 相、V 相及び W 相のパルス幅変調信号 S_U 、 S_V 、 S_W を発生させ、該パルス幅変調信号 S_U 、 S_V 、 S_W に対してデッドタイム補償の処理を施してパルス幅変調信号 S_U 、 S_V 、 S_W 、 S_X 、 S_Y 、 S_Z を発生させ、該パルス幅変調信号 S_U 、 S_V 、 S_W 、 S_X 、 S_Y 、 S_Z を I PM2 2 に送る。なお、パルス幅変調信号 S_U 、 S_V 、 S_W は、トランジスタ $T_r 1$ 、 $T_r 3$ 、 $T_r 5$ に対応させて、パルス幅変調信号 S_X 、 S_Y 、 S_Z は、トランジスタ $T_r 2$ 、 $T_r 4$ 、 $T_r 6$ に対応させて発生させられる。

【0030】

前記ドライブ回路 5 1 は、前記パルス幅変調信号 S_U 、 S_V 、 S_W 、 S_X 、 S_Y 、 S_Z が送られると、トランジスタ $T_r 1 \sim T_r 6$ を駆動するために 6 個の駆動信号をそれぞれ発生させ、該駆動信号をインバータ 4 0 に送る。該インバータ 4 0 は、前記駆動信号がオンの間だけトランジスタ $T_r 1 \sim T_r 6$ をオンにして電流 I_u 、 I_v 、 I_w を発生させ、該電流 I_u 、 I_v 、 I_w を前記各ステータコイル 1 1 ～ 1 3 に供給する。このように、駆動モータ 3 1 を駆動することによって電動車両を走行させることができる。

【0031】

なお、前記駆動モータ制御装置 2 3 においては、ロータの磁極対の方向に d 軸を、該 d 軸と直角の方向に q 軸をそれぞれ採った d - q 軸モデル上でベクトル制御演算によるフィードバック制御が行われるようになっている。

【0032】

そのために、前記 C P U 2 4 内において、前記電流センサ 3 3、3 4 によって検出された電流 I_u 、 I_v 、及びレゾルバ 4 3 によって検出された磁極位置 θ に基づいて三相／二相変換が行われ、電流 I_u 、 I_v が d 軸電流 i_d 及び q 軸電流 i_q に変換される。そして、d 軸電流 i_d と前記 d 軸電流指令値 i_{ds} との d 軸

電流偏差 Δi_d が算出され、q軸電流*i_q*と前記q軸電流指令値*i_{qs}*とのq軸電流偏差 Δi_q が算出され、d軸電流偏差 Δi_d 及びq軸電流偏差 Δi_q が零(0)になるように、2軸上のインバータ出力としてのd軸電圧指令値*V_{d*}*及びq軸電圧指令値*V_{q*}*が発生させられる。

【0033】

続いて、該d軸電圧指令値*V_{d*}*、q軸電圧指令値*V_{q*}*及び磁極位置θに基づいて二相／三相変換が行われ、d軸電圧指令値*V_{d*}*及びq軸電圧指令値*V_{q*}*がU相、V相及びW相の電圧指令値*V_{u*}*、*V_{v*}*、*V_{w*}*に変換され、該電圧指令値*V_{u*}*、*V_{v*}*、*V_{w*}*、及び図示されない直流電圧検出器によって検出されたバッテリ14の電圧、すなわち、バッテリ電圧VBに基づいて各相のパルス幅変調信号SU、SV、SW、SX、SY、SZが発生させられる。

【0034】

ところで、前記トランジスタTr1、Tr3、Tr5を所定のパルス幅だけオンにするに当たり、トランジスタTr1、Tr3、Tr5の駆動信号の電圧は+15[V]にされるが、その間、トランジスタTr2、Tr4、Tr6をオフにするために、トランジスタTr2、Tr4、Tr6の駆動信号の電圧は0[V]にされる。同様に、前記トランジスタTr2、Tr4、Tr6を所定のパルス幅だけオンにするに当たり、トランジスタTr2、Tr4、Tr6の駆動信号の電圧は+15[V]にされるが、その間、トランジスタTr1、Tr3、Tr5をオフにするために、トランジスタTr1、Tr3、Tr5の駆動信号の電圧は0[V]にされる。

【0035】

そこで、前記各駆動信号の電圧を+15[V]又は0[V]にするために、図示されない電源回路部が配設され、該電源回路部において所定の駆動電圧としてのU相、V相、W相、X相、Y相及びZ相の+15[V]の電圧が発生させられ、該各相の+15[V]の電圧がIPM22に対して出力されるようになっている。なお、トランジスタTr1～Tr6をオフにするために、U相、V相、W相、X相、Y相及びZ相の+15[V]の電圧は、前記IPM22内において0[V]に変換される。

【0036】

本実施の形態においては、IPM22が使用され、該IPM22がインバータ40及びドライブ回路51を備えるので、ドライブ回路51と各トランジスタTr1～Tr6との距離が短い。したがって、各駆動信号の電圧を0[V]にするだけで各トランジスタTr1～Tr6を確実にオフにすることができる。これに対して、IPM22が使用されない場合、インバータとドライブ回路とは独立に配設され、配線されるので、ドライブ回路と各トランジスタとの距離が長くなる。そこで、IPM22が使用されない場合には、各トランジスタTr1～Tr6を確実にオフにするために、各駆動信号の電圧は-15[V]にされる。

【0037】

また、前記電源回路部、IPM22及び駆動モータ制御装置23によって駆動用電源装置が構成される。

【0038】

次に、電源回路部について説明する。

【0039】

図1は本発明の第1の実施の形態における電源回路部のブロック図、図4は本発明の第1の実施の形態における電源回路部の要部を示す第1の図、図5は本発明の第1の実施の形態における電源回路部の要部を示す第2の図、図6は本発明の第1の実施の形態における電源回路部の動作を示すフローチャートである。

【0040】

図において、21は電源回路部であり、該電源回路部21にコネクタCn1、Cn2が配設される。該コネクタCn1は、U相、V相、W相、X相、Y相及びZ相の+15[V]の電圧を出力するための出力端子t1～t6、及び各相の接地(GND)端子t7～t12を備え、コネクタCn2は、図示されないイグニッションスイッチがオンにされるのに伴って駆動モータ制御装置23(図3)から供給された補機用の電源電圧である図示されないバッテリの電圧を、イグニッション(IG)電圧として受けるための入力端子t13、電源回路部21が正常に動作していることを表す、正常動作信号としてのREADY(レディ)信号を出力するための出力端子t14、及び電源回路部21を接地させるための接地端

子t15を備える。前記READY信号は、電源回路部21が正常に動作している場合にハイレベルに、電源回路部21に異常が発生した場合にローレベルになる。なお、前記イグニッション電圧は正常なREADY信号より電圧レベルが高い信号を表す。

【0041】

また、前記電源回路部21は、前記イグニッション電圧に基づいて、+15[V]のベースの電圧を発生させるためのトランス27、該トランス27の一次側において、電流を断続し、所定の一次電流を発生させる電源用スイッチング素子としてのFET30を備えたスイッチング回路28、デューティ信号SDをスイッチング回路28に送り、FET30をスイッチングさせるスイッチング制御回路29、前記トランス27の二次側において、前記FET30のスイッチングに伴って、各相の+15[V]の出力電圧を発生させるU相電源回路44、V相電源回路45、W相電源回路46、X相電源回路47、Y相電源回路48及びZ相電源回路49の各相の相電源回路、二次側において各相の+15[V]の出力電圧が発生させられるに伴って、該出力電圧をフィードバックするために一次側に配設されたフィードバック回路35、並びにREADY信号を発生させるインターフェース(I/F)回路36を有し、前記スイッチング制御回路29のデューティ制御部61は、スイッチング信号としての前記デューティ信号SDを発生させる。前記U相電源回路44、V相電源回路45、W相電源回路46、X相電源回路47、Y相電源回路48及びZ相電源回路49の各相の相電源回路によって出力電圧発生部が構成される。前記トランス27は、一次側に一次側巻線m1、m2を、二次側に二次側巻線m3～m8を備える。

【0042】

なお、前記U相電源回路44に出力端子t1及び接地端子t7が、V相電源回路45に出力端子t2及び接地端子t8が、W相電源回路46に出力端子t3及び接地端子t9が、X相電源回路47に出力端子t4及び接地端子t10が、Y相電源回路48に出力端子t5及び接地端子t11が、Z相電源回路49に出力端子t6及び接地端子t12がそれぞれ接続される。また、前記インターフェース回路36に出力端子t14が接続され、該出力端子t14を介してREADY信

号が駆動モータ制御装置23に対して出力される。該駆動モータ制御装置23に図示されないコネクタが配設され、該コネクタは、電源回路部21から送られたREADY信号を受けるために、入力端子を備える。

【0043】

そして、スイッチング回路28は、前記FET30及び抵抗R1、R2を備え、前記FET30において、ドレインは一次側巻線m1を介して入力端子t13と、ゲートは抵抗R1を介してスイッチング制御回路29の出力端子OUTと接続され、ソースは抵抗R2を介して接地される。前記ゲートにスイッチング信号SDが入力されると、FET30がオン・オフさせられて電流が発生させられ、該電流が一次側巻線m1に一次電流として送られる。

【0044】

なお、前記FET30と抵抗R2との間に抵抗R3を介してスイッチング制御回路29のセット端子CSが接続され、抵抗R3のセット端子CS側がコンデンサC1を介して接地させられる。

【0045】

また、前記フィードバック回路35は、+5[V]のインターフェース回路36の電源用の電圧を供給する電源Vccとグラウンドとの間に接続されたコンデンサC2、該コンデンサC2と並列に、かつ、互いに直列に接続されたダイオードD1、及びフィードバック用の電圧発生部として機能する一次側巻線m2、並びに前記コンデンサCと並列に、かつ、互いに直列に接続された分圧用の抵抗R4、R5を備え、該抵抗R4、R5間にスイッチング制御回路29のフィードバック端子FBが接続される。なお、前記抵抗R4、R5によって分圧部39が構成される。

【0046】

そして、前記U相、V相、W相、X相、Y相及びZ相の+15[V]の出力電圧が発生させられるのに伴って、前記一次側巻線m2によって前記+5[V]の制御用の電圧が発生させられ、前記電源Vccに供給される。また、前記制御用の電圧は、フィードバック用の電圧、すなわち、フィードバック電圧としてスイッチング制御回路29のフィードバック端子FBに供給される。なお、スイッチ

ング制御回路29の設計上、制御用の電圧は前記分圧部39によって分圧され、+2[V]の電圧がフィードバック電圧としてフィードバック端子FBに供給される。

【0047】

前記トランス27の二次側において、+15[V]より高い出力電圧が発生させられると、前記一次側巻線m2において+5[V]より高い制御用の電圧が発生させられ、該制御用の電圧が分圧部39によって分圧され、+2[V]より高いフィードバック電圧がスイッチング制御回路29に供給される。そして、スイッチング制御回路29に+2[V]より高いフィードバック電圧が供給されると、デューティ制御部61は、デューティ信号SDのデューティを小さくし、トランス27の二次側において発生させられる出力電圧を低くする。

【0048】

また、前記トランス27の二次側において、+15[V]より低い出力電圧が発生させられると、前記一次側巻線m2において+5[V]より低い制御用の電圧が発生させられ、該制御用の電圧が分圧部39によって分圧され、+2[V]より低いフィードバック電圧がスイッチング制御回路29に供給される。そして、スイッチング制御回路29に+2[V]より低いフィードバック電圧が供給されると、デューティ制御部61は、デューティ信号SDのデューティを大きくし、トランス27の二次側において発生させられる出力電圧を高くする。このようにして、トランス27の二次側において発生させられる出力電圧を+15[V]に維持することができる。なお、スイッチング制御回路29において、GNDは接地端子、REFは参照端子、RCはリセット端子である。前記U相電源回路44、V相電源回路45、W相電源回路46、X相電源回路47、Y相電源回路48及びZ相電源回路49は、それぞれ二次側巻線m3～m8の各端子間に発生した出力電圧を平滑し、U相、V相、W相、X相、Y相及びZ相の+15[V]の出力電圧を発生させる平滑回路50、並びに各平滑回路50に接続され、前記U相電源回路44、V相電源回路45、W相電源回路46、X相電源回路47、Y相電源回路48及びZ相電源回路49において過電圧が発生したときに、過電圧を検出する過電圧検出回路52を有する。

【0049】

前記各平滑回路50は二次側巻線m3～m8の各端子間に直列に接続されたダイオードD2及びコンデンサC3を備え、ダイオードD2とコンデンサC3との間の端子t21に+15[V]の出力電圧が発生させられ、コンデンサC3と二次側巻線m3～m7との間の端子t22が接地させられる。

【0050】

また、前記各過電圧検出回路52は、前記端子t21、t22間に直列に接続された抵抗R6、R7、該抵抗R6、R7と並列に、かつ、互いに直列に接続された抵抗R8、R9及び過電圧検出素子としてのシャントレギュレータICを備え、前記抵抗R9と並列にホトダイオードPDが接続される。そして、前記抵抗R6、R7間にシャントレギュレータICのリファレンス端子に接続される。

【0051】

前記U相電源回路44、V相電源回路45、W相電源回路46、X相電源回路47、Y相電源回路48及びZ相電源回路49において、前記端子t21に発生させられる出力電圧が高くなり、過電圧が発生すると、抵抗R6、R7によって分圧され、シャントレギュレータICのリファレンス端子に印加される電圧が高くなり、シャントレギュレータICは、カソード・アノード間を流れる電流を多くし、ホトダイオードPDを流れる電流を多くし、電流に対応する光量の光を発光させる。なお、本実施の形態においては、過電圧検出回路52は、前記抵抗R6、R7間の電圧に基づいて過電圧を検出し、前記電圧を検出信号としてシャントレギュレータICに送り、リファレンス端子に印加する。

【0052】

また、フェール検出回路53は、前記ホトダイオードPD及びホトトランジスタPTから成り、ホトカプラを構成する。

【0053】

そして、前記インターフェース回路36は、図5に示されるように、ホトトランジスタPTと接続され、該ホトトランジスタPTのエミッタとグラウンドとの間に、互いに直列に接続された抵抗R11、R12、該抵抗R11、R12間にベースが、コレクタに過電圧信号端子t23が接続され、エミッタが接地させられ

たトランジスタTr11、電源Vccと出力端子t14との間に接続された抵抗R10、及び前記抵抗R11、R12間にベースが、抵抗R10と出力端子t14との間にコレクタが接続され、エミッタが接地させられたトランジスタTr10を有する。

【0054】

前記構成の電源回路部21において、例えば、前記スイッチング制御回路29、フィードバック回路35等に異常が発生して、前記U相電源回路44、V相電源回路45、W相電源回路46、X相電源回路47、Y相電源回路48及びZ相電源回路49のうちの所定の相電源回路の出力電圧が高くなり、あらかじめ設定された閾（しきい）値を表す過電圧検出レベルと等しくなり、過電圧が発生すると、前記過電圧検出回路52によって過電圧が検出され、抵抗R6、R7によって分圧され、前記リファレンス端子に印加される電圧が設定値より高くなる。

【0055】

これにより、前記所定の相電源回路のフェール検出回路53において、ホトダイオードPDを流れる電流が閾値を超えると、ホトトランジスタPTがオンになり、コレクタに電源Vccが接続され、抵抗R11、R12間に所定の電圧が発生させられる。その結果、トランジスタTr10、Tr11がオンになり、出力端子t14及び過電圧信号端子t23が接地させられると、出力端子t14に発生させられ、駆動モータ制御装置23に送られるREADY信号、及び過電圧信号端子t23に発生させられ、スイッチング制御回路29に送られる過電圧信号SG1はローレベルになる。また、トランジスタTr10、Tr11がオフになり、出力端子t14及び過電圧信号端子t23が接地させられなくなると、出力端子t14に発生させられるREADY信号はハイレベルになり、過電圧信号端子t23はハイインピーダンスになる。なお、前記インターフェース回路36によって過電圧信号発生部が構成される。

【0056】

そして、前記スイッチング制御回路29は、フィードバック端子FBに接続されたエラーアンプAMを備え、過電圧信号端子t23と接続された比較出力端子COMPに過電圧信号SG1を受けると、前記エラーアンプAMの出力がローレ

ベルになり、その結果、デューティ制御部61の図示されない出力電圧抑制処理手段は、出力電圧抑制処理を行い、直ちにデューティ信号SDのデューティが小さくなるように制御し、トランス27の二次側において発生させられる出力電圧が高くなるのを抑制する。そして、出力電圧は、前記過電圧検出レベル程度の一定の値を探るようになる。その間、READY信号はハイレベルとローレベルとを交互に探って、ハンチングを発生させる。なお、前記比較出力端子COMPとフィードバック端子FBとの間は、互いに並列に接続された抵抗R15及びコンデンサC5によって接続される。

【0057】

そして、出力電圧が過電圧検出レベル程度の一定の値を探り続ける間に、前記駆動モータ制御装置23は、READY信号がローレベルであると判断し、前記イグニッション電圧を電源回路部21に供給する回路を遮断し、前記電源回路部21の動作を停止させる。

【0058】

このように、前記所定の相電源回路において過電圧が発生し、過電圧検出回路52によって過電圧が検出されると、インターフェース回路36において過電圧信号SG1が発生させられ、デューティ制御部61において直ちにデューティ信号SDのデューティが小さくなるように制御される。したがって、過電圧検出回路が過電圧を検出してから電源回路部21の動作が停止させられるまでの間に、出力電圧が、過電圧検出レベルより高くならず、IPM22のゲート耐電圧を超えることがないので、IPM22、特に、トランジスタTr1～Tr6、ドライブ回路51等が破損するのを防止することができる。

【0059】

次に、フローチャートについて説明する。

ステップS1 出力電圧が高くなる。

ステップS2 出力電圧が過電圧検出レベルと等しくなると、過電圧検出回路が過電圧を検出する。

ステップS3 過電圧信号SG1が送られる。

ステップS4 デューティ信号SDのデューティを小さくする。

ステップS5 出力電圧が高くなるのを抑制する。

ステップS6 出力電圧が過電圧検出レベルより高いかどうかを判断し、出力電圧が過電圧検出レベルより高い場合はステップS1に戻り、出力電圧が過電圧検出レベル以下である場合は処理を終了する。

【0060】

次に、本発明の第2の実施の形態について説明する。なお、第1の実施の形態と同じ構造を有するものについては、同じ符号を付与することによってその説明を省略する。

【0061】

図7は本発明の第2の実施の形態における電源回路部の要部を示す図である。

【0062】

この場合、過電圧検出素子として第1の実施の形態におけるシャントレギュレータIC(図5)に代えてツェナダイオードZDが使用される。したがって、所定の相電源回路において、前記端子t21の出力電圧が過電圧検出レベルより高くなり、過電圧が発生すると、ツェナダイオードZDが降伏し、カソード・アノード間を電流が流れ、ホトダイオードPDは、電流に対応する光量の光を発光させる。本実施の形態においては、過電圧検出回路52は、前記端子t21の出力電圧に基づいて過電圧を検出し、前記出力電圧を検出信号としてツェナダイオードZDに送る。

【0063】

なお、本発明は前記実施の形態に限定されるものではなく、本発明の趣旨に基づいて種々変形させることが可能であり、それらを本発明の範囲から排除するものではない。

【0064】

【発明の効果】

以上詳細に説明したように、本発明によれば、駆動用電源装置においては、トランスの一次側において電源用スイッチング素子をスイッチングさせるスイッチング制御回路と、トランスの二次側において前記電源用スイッチング素子のスイッチングに伴って所定の出力電圧を発生させる出力電圧発生部とを有する。

【0065】

そして、該出力電圧発生部は過電圧を検出する過電圧検出回路を備える。また、前記スイッチング制御回路は過電圧が検出されたときに前記出力電圧が高くなるのを抑制する出力電圧抑制処理手段を備える。

【0066】

この場合、出力電圧発生部において過電圧が発生し、過電圧検出回路によって過電圧が検出されると、前記出力電圧抑制処理手段は、出力電圧が高くなるのを抑制する。したがって、過電圧検出回路が過電圧を検出してから電源回路部の動作が停止させられるまでの間に、出力電圧が、過電圧検出レベルより高くならず、電力素子のゲート耐電圧を超えることがないので、電力素子が破損するのを防止することができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態における電源回路部のブロック図である。

【図2】

駆動用電源装置を示す図である。

【図3】

本発明の第1の実施の形態における電動車両駆動制御装置の制御回路図である。

【図4】

本発明の第1の実施の形態における電源回路部の要部を示す第1の図である。

【図5】

本発明の第1の実施の形態における電源回路部の要部を示す第2の図である。

【図6】

本発明の第1の実施の形態における電源回路部の動作を示すフローチャートである。

【図7】

本発明の第2の実施の形態における電源回路部の要部を示す図である。

【符号の説明】

23 駆動モータ制御装置

27 トランス

29 スイッチング制御回路

36 インタフェース回路

44 U相電源回路

45 V相電源回路

46 W相電源回路

47 X相電源回路

48 Y相電源回路

49 Z相電源回路

52 過電圧検出回路

61 デューティ制御部

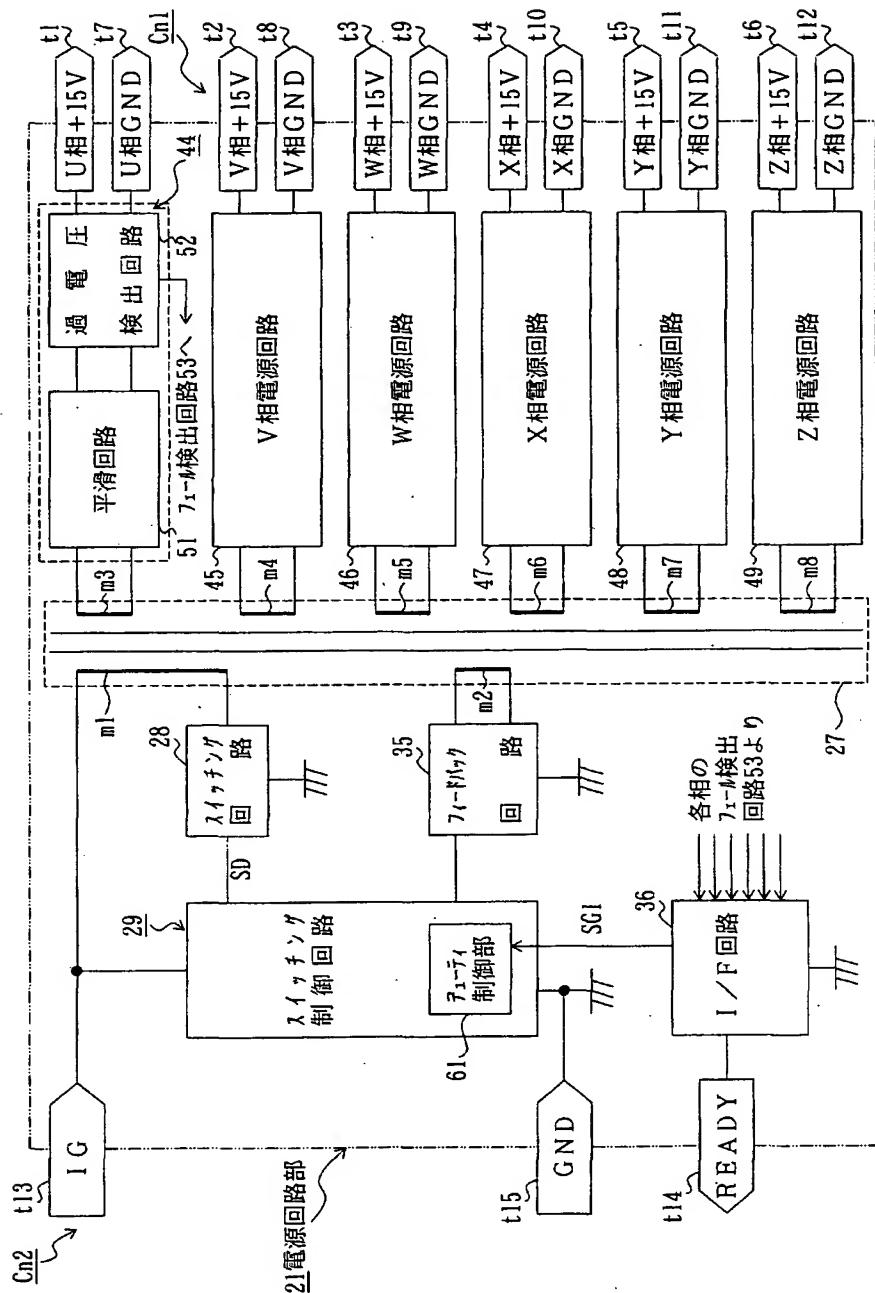
Tr1～Tr6 トランジスタ

{

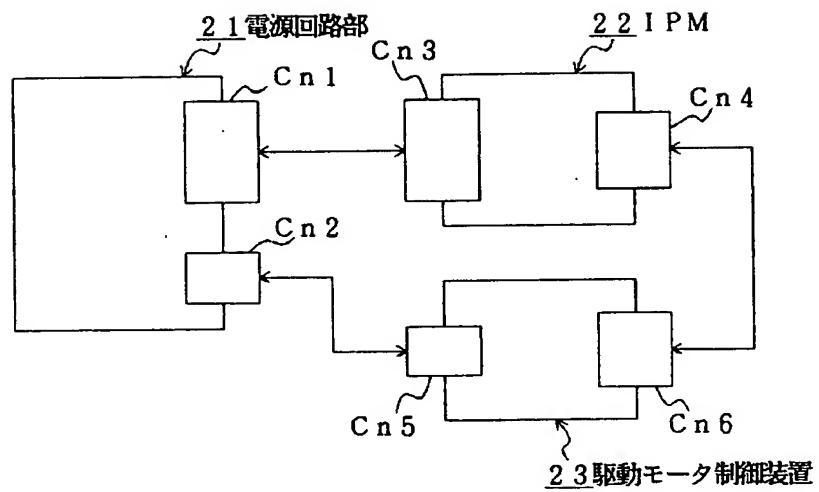
【書類名】

図面

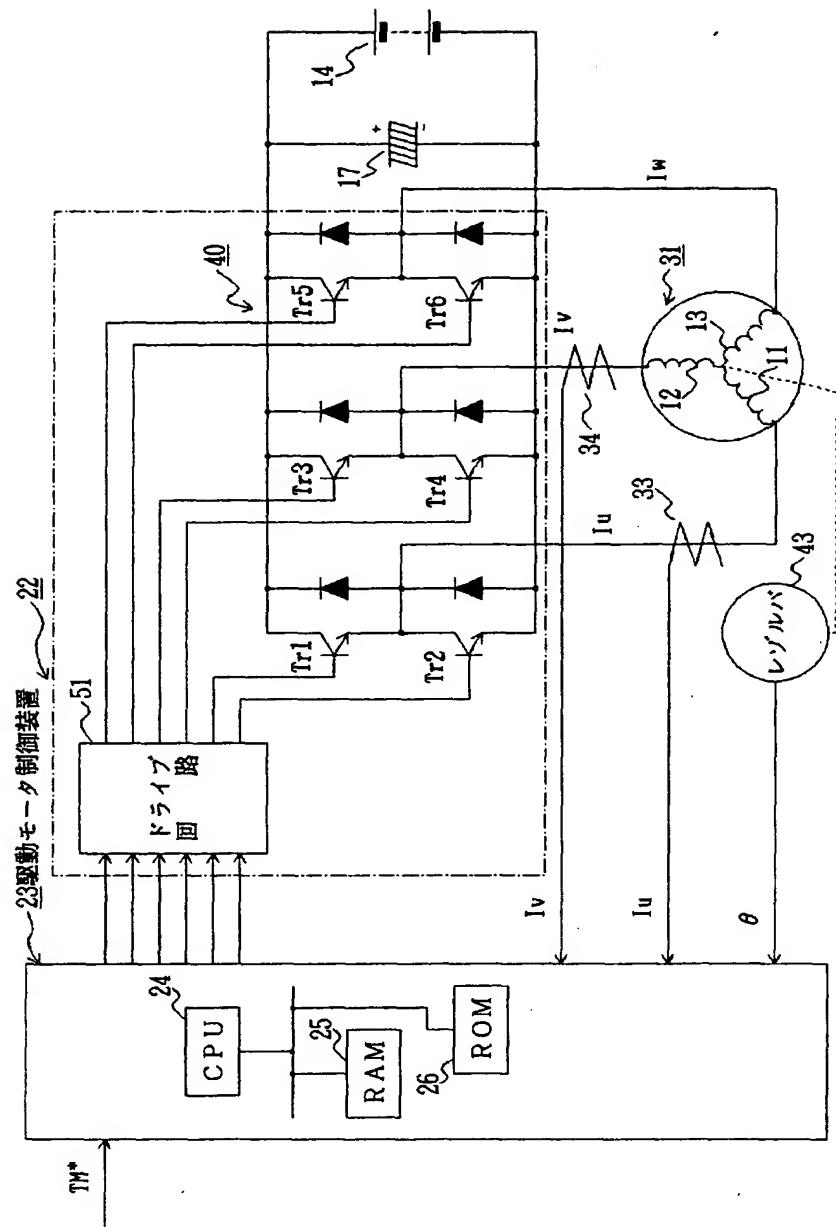
【図1】



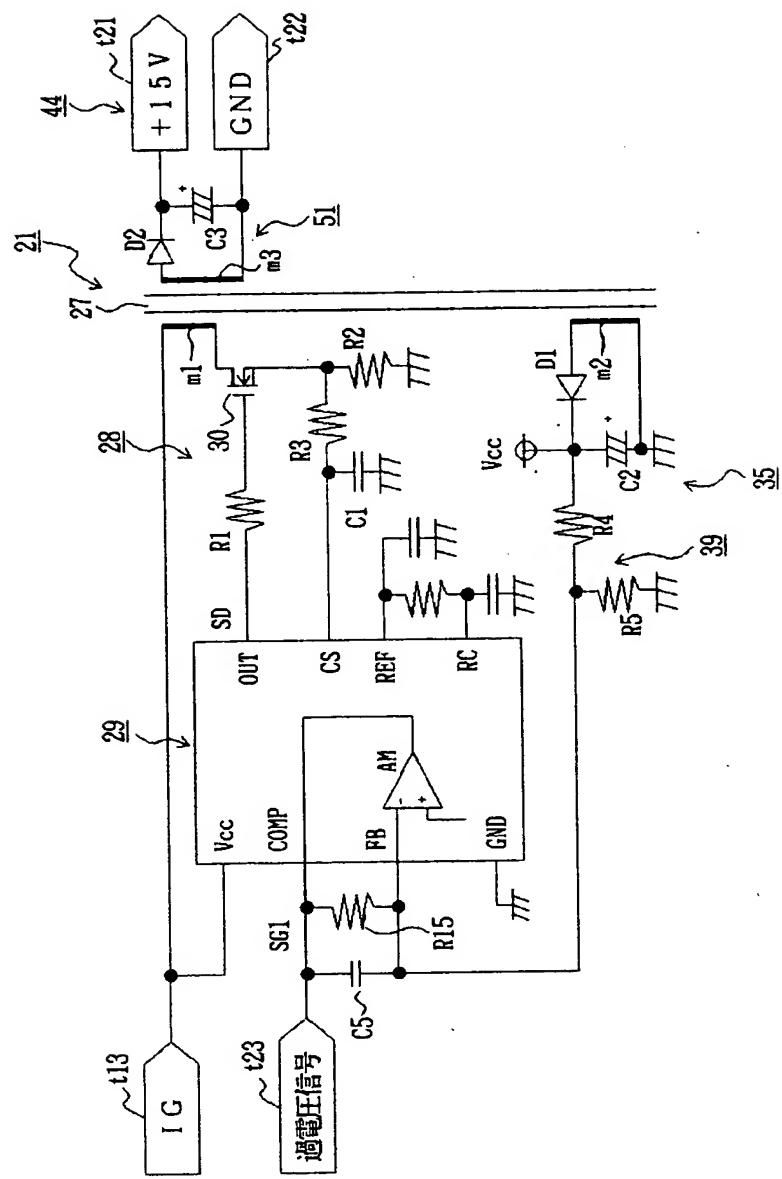
【図2】



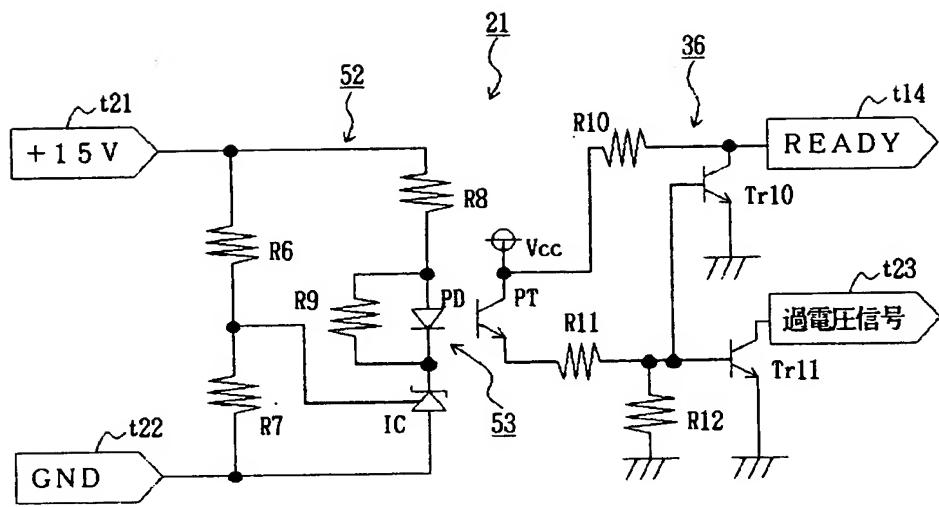
【図3】



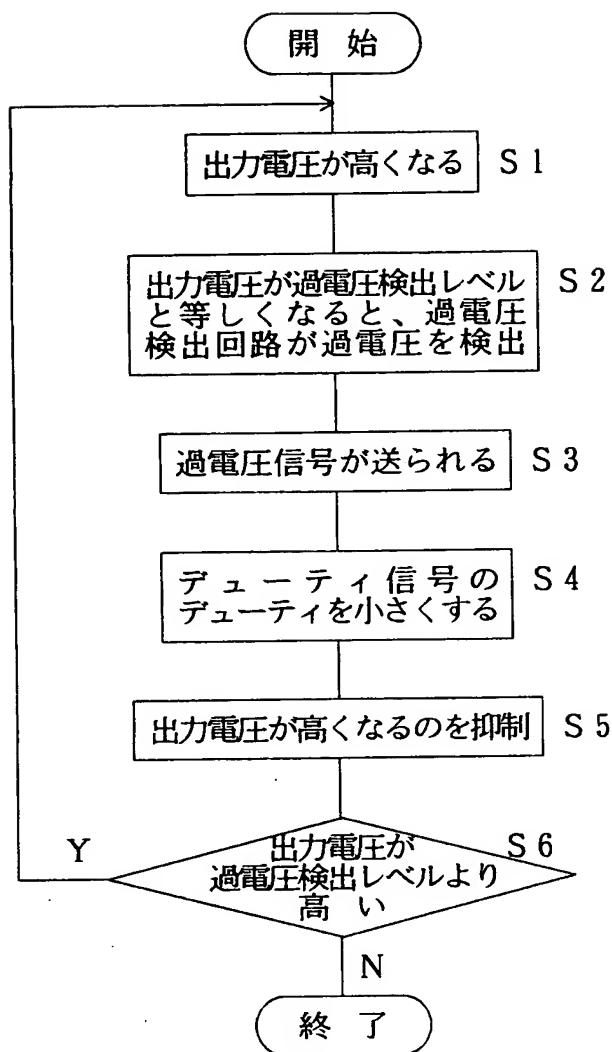
【図4】



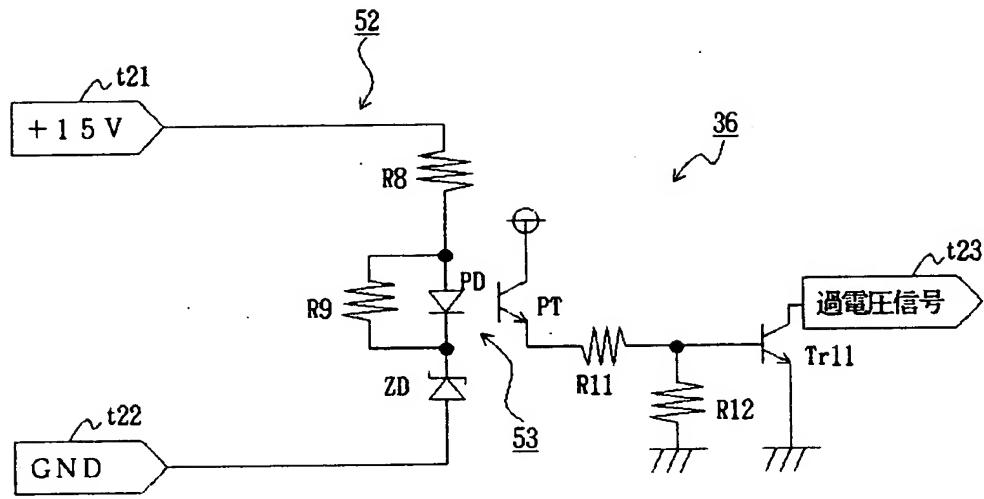
【図5】



【図6】



【図7】



【書類名】 要約書

【要約】

【課題】 過電圧が発生したときに、電力素子が破損するのを防止することができるようとする。

【解決手段】 電源用スイッチング素子をスイッチングさせるスイッチング制御回路29と、電源用スイッチング素子のスイッチングに伴って所定の出力電圧を発生させる出力電圧発生部とを有する。そして、出力電圧発生部は過電圧を検出する過電圧検出回路52を備える。また、スイッチング制御回路29は過電圧が検出されたときに出力電圧が高くなるのを抑制する出力電圧抑制処理手段を備える。この場合、過電圧が検出されると、出力電圧抑制処理手段は、出力電圧が高くなるのを抑制する。電源回路部21の動作が停止させられるまでの間に、出力電圧が電力素子のゲート耐電圧を超えることがない。

【選択図】 図1

出願人履歴情報

識別番号 [000100768]

1. 変更年月日 1990年 8月10日

[変更理由] 新規登録

住 所 愛知県安城市藤井町高根10番地
氏 名 アイシン・エイ・ダブリュ株式会社